

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-368334

(43)Date of publication of application : 20.12.2002

(51)Int.Cl.

H01S 5/183

G02B 6/122

H01L 31/10

H01S 5/022

(21)Application number : 2002-079513

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 20.03.2002

(72)Inventor : KITAMURA SHOJIRO

IDE TSUGIO

HARADA ATSUSHI

KANEKO TAKEO

(30)Priority

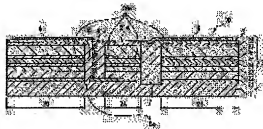
Priority number : 2001088822 Priority date : 26.03.2001 Priority country : JP

(54) SURFACE EMITTING LASER, PHOTODIODE, THEIR MANUFACTURING METHODS, AND CIRCUIT EFFECTIVE FOR OPTICAL AND ELECTRICAL UTILITY USING THEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a surface emitting laser and a photodiode both of which can be mounted firmly even when they are mounted by flip-chip bonding and can be modulated at high speeds, and to provide methods of manufacturing the laser and photodiode and a photoelectric combination circuit using them.

SOLUTION: In a semiconductor laminate 2 laminated upon a semiconductor substrate 1, a light emitting section 2A and reinforcing sections 2B are formed with recessed sections 6 between them and p- and n-type ohmic electrodes 4 and 5 are respectively formed on the top faces of the reinforcing sections 2B. The p-type ohmic electrode 4 is buried in one of the recessed sections 6, is electrically connected to a p-type contact layer 21 through a contact hole vertically formed in polyimide, and can supply a current to a light emitting section 2A in the thickness direction of the section 2A. In each recessed section 6, in addition, a groove section 6a is formed to reach the substrate 1 to suppress the parasitic capacitance generated between the electrodes 4 and 5.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-368334

(P2002-368334A)

(43) 公開日 平成14年12月20日 (2002.12.20)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 S 5/183		H 0 1 S 5/183	2 H 0 4 7
G 0 2 B 6/122		5/022	5 F 0 4 9
H 0 1 L 31/10		H 0 1 L 31/10	A 5 F 0 7 3
H 0 1 S 5/022			H
		G 0 2 B 6/12	B
審査請求 未請求 請求項の数11 O L (全 10 頁)			
(21) 出願番号	特願2002-79513(P2002-79513)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿 2 丁目 4 番 1 号
(22) 出願日	平成14年3月20日 (2002.3.20)	(72) 発明者	北村 昇二郎 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
(31) 優先権主張番号	特願2001-88822(P2001-88822)	(72) 発明者	井出 次男 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
(32) 優先日	平成13年3月26日 (2001.3.26)	(74) 代理人	100095728 弁理士 上柳 雅彦 (外 2 名)
(33) 優先権主張国	日本 (J P)		

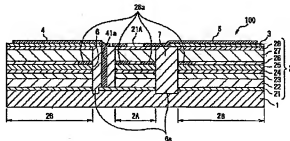
最終頁に続く

(54) 【発明の名称】 面発光レーザ、フォトダイオード、それらの製造方法及びそれらを用いた光電気混載回路

(57) 【要約】

【課題】 フリップチップボンディングによる実装を行っても、強固に実装することができるとともに、高速変調を可能とした面発光レーザ及びフォトダイオード及びそれらの製造方法及びそれらを用いた光電気混載回路を提供する。

【解決手段】 半導体基板 1 上に積層された半導体積層体 2 に、凹部 6 を介して発光部 2 A と補強部 2 B を形成し、当該補強部 2 B の上面に p 型オーミック電極 4 及び n 型オーミック電極 5 を形成する。p 型オーミック電極 4 は、凹部 6 内に埋め込まれ、ポリイミド内に上下方向に形成されたコンタクトホール 4 1 a を介して、p 型コンタクト層 2 1 と導通しており、発光部 2 A にその厚さ方向の電流を供給することができる。また、凹部 6 には、半導体基板 1 に達する溝部 6 a が形成され、p 型オーミック電極 4 及び n 型オーミック電極 5 間に生じる寄生容量を抑制している。



FP04-0446
21.6.16
ALLOWED

【特許請求の範囲】

【請求項1】 半導体基板と、その上面に積層され、且つ、発光部と補強部とに凹部を介して分割された半導体積層体と、前記凹部に埋め込まれた絶縁性物質と、前記発光部の厚さ方向に電流が流れるように電圧を印加する一対の電極と、を備え、
前記一対の電極は、前記補強部の上面に外部との接続部分を有することを特徴とする面発光レーザ。

【請求項2】 前記一対の電極のうち一方は、前記絶縁性物質内を上下方向に延びるコンタクトホールを介して、前記発光部の下端部に導通していることを特徴とする請求項1記載の面発光レーザ。

【請求項3】 前記凹部の底面は、前記発光部の下端部と前記補強部の下端部とを不導通とするために、その全長に渡って前記半導体基板表面に達していることを特徴とする請求項1又は2記載の面発光レーザ。

【請求項4】 半導体基板上に形成した半導体積層体を垂直方向にエッチングし、その半導体積層体を発光部と補強部とに分割する凹部を形成する工程と、
前記凹部の底面を、その全長に渡って前記半導体基板表面に達するように垂直方向にさらにエッチングし、前記発光部の下端部と前記補強部の下端部とを不導通とする溝部を形成する工程と、
前記溝部を含む前記凹部内に、絶縁性物質を埋め込む工程と、
前記絶縁性物質の一部に、上下方向に延びて、前記発光部の下端部と接続するコンタクトホールを形成する工程と、
前記発光部の上端部に導通する電極と、前記コンタクトホールの上端部に導通する電極と、前記補強部の上面に形成する工程と、を含むことを特徴とする面発光レーザの製造方法。

【請求項5】 前記溝部を形成する工程では、前記コンタクトホールの下端部と接続する部分が前記発光部の下端部に残るように、前記溝部を形成することを特徴とする請求項4記載の面発光レーザの製造方法。

【請求項6】 半導体基板と、その上面に積層され、且つ、発光部と補強部とに凹部を介して分割された半導体積層体と、前記凹部に埋め込まれた絶縁性物質と、光の入射によって前記発光部の厚さ方向に流れる電流を抽出する一対の電極と、を備え、
前記一対の電極は、前記補強部の上面に外部との接続部分を有することを特徴とするフォトダイオード。

【請求項7】 前記一対の電極のうち一方は、前記絶縁性物質内を上下方向に延びるコンタクトホールを介して、前記発光部の下端部に導通していることを特徴とする請求項6記載のフォトダイオード。

【請求項8】 前記凹部の底面は、前記発光部の下端部と前記補強部の下端部とを不導通とするために、その全長に渡って前記半導体基板表面に達していることを特徴

とする請求項6又は7記載のフォトダイオード。

【請求項9】 半導体基板上に形成した半導体積層体を垂直方向にエッチングし、その半導体積層体を受光部と補強部とに分割する凹部を形成する工程と、
前記凹部の底面を、その全長に渡って前記半導体基板表面に達するように垂直方向にさらにエッチングし、前記受光部の下端部と前記補強部の下端部とを不導通とする溝部を形成する工程と、
前記溝部を含む前記凹部内に、絶縁性物質を埋め込む工程と、
前記絶縁性物質の一部に、上下方向に延びて、前記受光部の下端部と接続するコンタクトホールを形成する工程と、
前記受光部の上端部に導通する電極と、前記コンタクトホールの上端部に導通する電極と、前記補強部の上面に形成する工程と、を含むことを特徴とするフォトダイオードの製造方法。

【請求項10】 前記溝部を形成する工程では、前記コンタクトホールの下端部と接続する部分が前記受光部の下端部に残るように、前記溝部を形成することを特徴とする請求項9記載のフォトダイオードの製造方法。

【請求項11】 光導波路と、前記光導波路への入射用のミラーと、前記光導波路からの出射用のミラーと、電気配線と、を少なくとも有する光電気混成回路において、
前記電気配線に対して、請求項1乃至3の面発光レーザと、前記面発光レーザを駆動するためのレーザ駆動回路と、請求項6乃至8のフォトダイオードと、前記フォトダイオードからの信号を抽出するためのアンプ回路と、がフリップチップボンディングによって実装されていることを特徴とする光電気混成回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル光通信に利用される面発光レーザ及びその製造方法に関する。

【0002】

【従来の技術】通常、垂直共振型面発光レーザ（VCS EL|Vertical Cavity Surface Emission Laser）は、活性層及び分布反射層を積層した半導体積層体を垂直方向にエッチングして凸状の発光部を形成し、当該発光部の上表面に開口した発光面からレーザ光を出射する構成をしている。ここで、レーザ光を発生させるために、発光部を含む半導体積層体に絶縁層を介して上下に挟む上下電極が形成され、発光部の厚さ方向に電流が流れるように電圧を印加することによって、活性層に電流が供給されている。

【0003】ところが、上記構成の面発光レーザによると、上面及び下面に形成した上下電極と、当該電極間に形成した薄い絶縁層がコンデンサとなり、その寄生容量が大きいため、充放電に時間がかかる不具合が生じてし

まう。そのため、面発光レーザの高速変調が困難であった。

【0004】そこで、例えば、特開平8-116131号公報に開示されているように、上下電極の間に、厚みを有するポリイミド系樹脂からなる絶縁層を形成する手段が提案されている。上記提案によると、発光部である凸部の周囲に形成される凹部に、凸部との段差がなくなるようにポリイミド系樹脂を埋め込み、当該ポリイミド系樹脂の上面に電極を積層している。

【0005】上記構成の面発光レーザによれば、ポリイミド系樹脂により上下電極間の距離を広くすることで、寄生容量を小さくすることができるため、面発光レーザの高速変調が可能となった。

【0006】

【発明が解決しようとする課題】ところで、上記構成の面発光レーザを高密度化するために、電極と他の半導体素子を半田バンプ等で半田固定するフリップチップボンディングによって、実装を行うことが多々ある。

【0007】しかしながら、上記構成の面発光レーザでは、半導体材料に比べて軟らかいポリイミド系樹脂の上面に電極を積層しているため、実装の際に電極面が凹凸等変形が生じる恐れがあった。すると、電極が割れてしまったり、面発光レーザを強固に実装できないという不具合が生じてしまう。

【0008】また、半導体積層体を上下に挟む上下電極によってレーザ光を発生させているため、半導体基板の裏面側の電極に対しても、ワイヤボンディング等でコンタクトを取る必要があった。

【0009】本発明は、上記事情に鑑みてなされたものであり、フリップチップボンディングによる実装を行っても、確実且つ強固に実装することができ、且つ、高速変調を可能とした面発光レーザ及びその製造方法を提供することを課題としている。

【0010】

【課題を解決するための手段】本発明は、半導体基板と、その上面に積層され、且つ、発光部と補強部とに凹部を介して分割された半導体積層体と、前記凹部に埋め込まれた絶縁性物質と、前記発光部の厚さ方向に電流が流れるように電圧を印加する一対の電極と、を備え、前記一対の電極は、前記補強部の上面に外部との接続部分を有する面発光レーザとしている。

【0011】このような構成とすることにより、一対の電極を、従来のポリイミド系樹脂よりも硬い材質である半導体積層体からなる補強部の上面に外部との接続部を有するように形成したことによって、フリップチップボンディングによる実装を行っても、電極面が凹凸等の変形を抑制することができる。このため、電極が割れる等の不具合を解消し、面発光レーザを確実に実装することが可能となる。

【0012】また、一対の電極を同一面である補強部の

上面に形成したことによって、裏面側の電極に対してワイヤボンディング等でコンタクトを取る必要がなくなり、面発光レーザの実装における煩雑さを軽減させるために有効である。

【0013】また、前記一対の電極のうち一方は、前記絶縁性物質内を上下方向に延びるコンタクトホールを介して、前記発光部の下端部に導通している面発光レーザとしている。

【0014】また、前記一対の電極のうち一方を、絶縁性物質内を上下方向に延びるコンタクトホールを介して、発光部の下端部に導通するようにしていることによって、一対の電極を同一面に形成しても、発光部の上下方向、つまり厚み方向に電流を供給することが可能となる。

【0015】また、前記凹部の底面は、前記発光部の下端部と前記補強部の下端部とを不導通とするために、その全長に渡って前記半導体基板表面に達しているものとしている。

【0016】また、凹部の底面を、その全長に渡って半導体基板の表面に達するように形成していることによって、発光部の下端部と補強部の下端部とを電気的に不導通とするため、一対の電極間に生じる寄生容量を抑制することができる。すなわち、面発光レーザのさらなる高速変調が可能となる。

【0017】また、半導体基板上に形成した半導体積層体を垂直方向にエッチングし、その半導体積層体を発光部と補強部とに分割する凹部を形成する工程と、前記凹部の底面を、その全長に渡って前記半導体基板表面に達するように垂直方向にさらにエッチングし、前記発光部の下端部と前記補強部の下端部とを不導通とする溝部を形成する工程と、前記溝部を含む前記凹部内に、絶縁性物質を埋め込む工程と、前記絶縁性物質の一部に、上下方向に延び、前記発光部の下端部と接続するコンタクトホールを形成する工程と、前記発光部の上端部に導通する電極と、前記コンタクトホールの上端部に導通する電極とを、前記補強部の上面に形成する工程と、を含む面発光レーザの製造方法としている。

【0018】また、前記溝部を形成する工程では、前記コンタクトホールの下端部と接続する部分が前記発光部の下端部に残るように、前記溝部を形成するようにしている。

【0019】また、コンタクトホールの下端部と接続する部分が発光部の下端部に残るように溝部を形成するようにしたことによって、一方の電極がコンタクトホールを介して、発光部の下端部に導通することができる。よって、一対の電極を補強部上面に形成しても、発光部の厚み方向に電流を供給することを可能としている。

【0020】ここで、補強部は、半導体基板の上面に積層した半導体積層体のうち、発光部として機能しない部分であり、従来面発光レーザを製作する際にはエッチン

グによって除去されていた部分である。本発明においては、従来は除去されていた補強部を残し、その部分に外部との接続部を有する一対の電極を形成している。

【0021】また、半導体基板と、その上面に積層され、且つ、受光部と補強部に凹部を介して分割された半導体積層体と、前記凹部に埋め込まれた絶縁性物質と、光の入射によって前記受光部の厚さ方向に流れる電流を検出する一対の電極と、を備え、前記一対の電極は、前記補強部の上面に外部との接続部分を有するフォトダイオードとしている。

【0022】また、一対の電極を、従来のポリイミド系樹脂よりも硬い材質である半導体積層体からなる補強部の上面に外部との接続部を有するように形成したことによって、フリップチップボンディングによる実装を行っても、電極面が凹む等の変形を抑制することができる。このため、電極が剥がれる等の不具合を解消し、フォトダイオードを確実に実装することが可能となる。

【0023】また、一対の電極を同一面である補強部の上面に形成したことによって、裏面側の電極に対してワイヤボンディング等でコンタクトを取る必要がなくなり、フォトダイオードの実装における煩雑さを軽減させるために有効である。

【0024】また、前記一対の電極のうち一方は、前記絶縁性物質内を上下方向に延びるコンタクトホールを介して、前記受光部の下端部に導通しているフォトダイオードとしている。

【0025】また、前記一対の電極のうち一方を、絶縁性物質内を上下方向に延びるコンタクトホールを介して、受光部の下端部に導通するようにしていることによって、一対の電極を同一面に形成しても、受光部の上下方向、つまり厚み方向に流れる電流を検出することが可能となる。

【0026】また、前記凹部の底面は、前記受光部の下端部と前記補強部の下端部とを不導通とするために、その全長に渡って前記半導体基板表面に達しているものとしている。

【0027】また、凹部の底面を、その全長に渡って半導体基板の表面に達するように形成していることによって、受光部の下端部と補強部の下端部とを電気的不導通とするため、一対の電極面が生じる寄生容量を抑制することができる。すなわち、フォトダイオードのさらなる広帯域化が可能となる。

【0028】また、半導体基板上に形成した半導体積層体を垂直方向にエッチングし、その半導体積層体を受光部と補強部とに分割する凹部を形成する工程と、前記凹部の底面を、その全長に渡って前記半導体基板表面に達するように垂直方向にさらにエッチングし、前記受光部の下端部と前記補強部の下端部とを不導通とする溝部を形成する工程と、前記溝部を含む前記凹部内に、絶縁性物質を埋め込む工程と、前記絶縁性物質の一部に、上下

方向に延びて、前記受光部の下端部と接続するコンタクトホールを形成する工程と、前記受光部の上端部に導通する電極と、前記コンタクトホールの上端部に導通する電極とを、前記補強部の上面に形成する工程と、を含むフォトダイオードの製造方法としている。

【0029】また、前記溝部を形成する工程では、前記コンタクトホールの上端部と接続する部分が前記受光部の下端部に残るように、前記溝部を形成するようにしている。

【0030】また、コンタクトホールの上端部と接続する部分が受光部の下端部に残るように溝部を形成するようにしたことによって、一方の電極がコンタクトホールを介して、受光部の下端部に導通することができる。よって、一対の電極を補強部上面に形成しても、受光部の厚み方向に流れる電流を検出することを可能としている。

【0031】また、光導波路と、前記光導波路への入射用のミラーと、前記光導波路からの出射用のミラーと、電気配線と、を少なくとも有する光電気混成回路において、前記電気配線に対して、請求項1乃至3の面発光レーザと、前記面発光レーザを駆動するためのレーザ駆動回路と、請求項6乃至8のフォトダイオードと、前記フォトダイオードからの信号を検出するためのアンプ回路と、がフリップチップボンディングによって実装されている光電気混成回路としている。

【0032】また、電気配線に対して、請求項1～3の面発光レーザと、面発光レーザを駆動するためのレーザ駆動回路と、請求項6～8のフォトダイオードと、フォトダイオードからの信号を検出するためのアンプ回路と、がフリップチップボンディングによって実装されているため、信頼性の高い光電気混成回路を作製することができる。

【0033】

【発明の実施の形態】以下、本発明の実施形態について図面を参照して説明する。

【0034】図1は、本発明に係る面発光レーザを示す断面図である。図2は、本発明に係る面発光レーザを示す平面図である。

【0035】本発明に係る面発光レーザ100は、図1及び図2に示すように、GaAsからなる高抵抗の半導体基板1と、半導体基板1の上面に設けられ、発光部2Aと補強部2Bとに凹部6を介して分割された半導体積層体2と、その上面に設けられた絶縁層3と、さらに上面に設けられたp型オーミック電極4及びn型オーミック電極5と、から構成されている。

【0036】半導体積層体2は、半導体基板1の上面から順に積層された、p型コンタクト層21、p型DBRミラー層22、p型クラッド層23、活性層24、n型クラッド層25、電流狭窄層26、n型DBRミラー層27、及びn型コンタクト層28からなる。

【0037】p型コンタクト層21は、p型GaAsからなる。p型DBRミラー層22は、p型AlAs層とp型Al_{0.15}Ga_{0.85}As層とを交互に積層した30ベア（ベア）の多層膜である。P型クラッド層23は、p型Al_{0.5}Ga_{0.5}Asからなる。活性層24は、GaAsウェル層とAl_{0.3}Ga_{0.7}Asバリア層とで構成され、ウェル層が3層で構成される多重量子井戸構造をしている。n型クラッド層25は、n型Al_{0.5}Ga_{0.5}Asからなる。電流狭窄層26は、n型AlAs層からなる。n型DBRミラー層27は、n型AlAs層とn型Al_{0.15}Ga_{0.85}Asとを交互に積層した25ベアの多層膜である。n型コンタクト層28は、n型Al_{0.15}Ga_{0.85}Asからなる。

【0038】これらの層を順次形成した半導体積層体2のうち、共振器として機能する柱状の発光部2Aとその周囲の補強部2Bとは、リング状の凹部6を介して分割されている。この凹部6の底面には、発光部2Aの周辺から延びる平面視略矩形形状の一部を除いて、全周に渡って半導体基板1に達する溝部6aが形成されている。ここで、本実施の形態においては、発光部2Aの平面形状を円形としたが、これに限らず、多角形等任意の形状を取ることができる。また、溝部6aを形成しない一部の平面形状を略矩形としたが、これに限らず、円形や多角形等任意の形状を取ることができる。

【0039】そして、これらの溝部6aを含む凹部6には、絶縁性物質7としてポリイミド系樹脂が埋め込まれている。また、ポリイミド系樹脂の一部には、コンタクトホール41aが形成されており、そのコンタクトホール41a内には、導電材料が埋め込まれている。

【0040】また、発光部2Aの電流狭窄層26は、発光部2A中央の所定直径の円の範囲内にあり、その外側には酸化アルミニウムからなる絶縁体層26aが形成されている。また、補強部2Bの電流狭窄層26には、凹部の周囲数μm程度の領域に同様の絶縁体層26aが形成されている。この絶縁体層26aを形成することによって、p型オーミック電極4からの電流を発光部2Aの中央部に集中させている。

【0041】絶縁層3は、発光部2Aにおけるn型コンタクト層28が露出している部分を除いて、補強部2Bにおけるn型コンタクト層28の上面に形成されている。

【0042】p型オーミック電極4は、コンタクト部41と、これに連結された円形の電極パッド部42とからなる。コンタクト部41は、発光部2Aの周縁に形成された凹部6に埋め込まれたポリイミド系樹脂と接触するとともに、ポリイミド系樹脂内を上下方向に延びるコンタクトホール41aを通じてp型コンタクト層21と接触している。電極パッド部42は、絶縁層3を介して補強部2Bのn型コンタクト層28の上面に形成されている。

【0043】すなわち、p型オーミック電極4は、コンタクト部41の下方に延びるコンタクトホール41aによって、p型コンタクト層21とコンタクトされている。p型オーミック電極4の材料は、クロムと金一亜鉛合金とからなる。

【0044】n型オーミック電極5は、コンタクト部51と、円形の電極パッド部52と、これらをつなぐ帯状の連結部53とからなる。コンタクト部51は、発光部2Aのn型コンタクト層28と接触しており、その平面形状はリング状である。このリングの穴が、この面発光レーザ100の出口口となっている。電極パッド部52は、絶縁層3を介して補強部2Bのn型コンタクト層28の上面に形成されている。連結部53は、コンタクト部51の周縁と電極パッド部52の周縁とを最短距離でつないでおり、ポリイミド系樹脂と接触している。

【0045】すなわち、n型オーミック電極5は、コンタクト部51によってn型コンタクト層28とコンタクトされている。n型オーミック電極5の材料は、金—ゲルマニウム合金からなる。

【0046】上記構成の面発光レーザ100では、p型コンタクト層21、p型DBRミラー層22、p型クラッド層23、活性層24、n型クラッド層25、電流狭窄層26、n型DBRミラー層27、n型コンタクト層28、p型オーミック電極4、及びn型オーミック電極5によって垂直共振型発光レーザ（VCSEL）が構成されている。ここで、それぞれの電極間に電圧を印加すると、発光部2Aの上面に形成されたn型オーミック電極5と、コンタクトホール41aを介して発光部2Aの下端側に導かれたp型オーミック電極4によって、発光部2Aの厚み方向に電流が流れるようになる。そして、その電流が活性層24に供給されることによって、発光部2A上面に開口された発光面21Aから、垂直上方向にレーザ光が射出される。

【0047】図9は、本発明に係るフォトダイオードを示す断面図である。図10は、本発明に係るフォトダイオードを示す平面図である。なお、上記の実施の形態の面発光レーザ100と同様の構成には同じ符号を付し、詳細な説明を省略する。

【0048】本発明に係るフォトダイオード100は、図9及び図10に示すように、GaAsからなる高抵抗の半導体基板1と、半導体基板1の上面に設けられ、受光部2Cと補強部2Bとに凹部6を介して分割された半導体積層体2と、その上面に設けられた絶縁層3と、さらに上面に設けられたp型オーミック電極4及びn型オーミック電極5と、から構成されている。

【0049】上記の実施の形態の面発光レーザ100と異なる点は、半導体積層体2が、半導体基板1の上面から順に積層された、p型コンタクト層21、光吸収層29、及びn型コンタクト層28から構成されている点である。

【0050】p型コンタクト層21は、p型GaAsからなる。光吸収層29は、GaAsからなる。n型コンタクト層28は、n型Al_{0.15}Ga_{0.85}Asからなる。

【0051】上記構成のフォトダイオード200では、p型コンタクト層21、光吸収層29、n型コンタクト層28、p型オーミック電極4、及びn型オーミック電極5によってPIN型のフォトダイオードが構成されている。ここで、受光部2C上面に開口された受光面21Cから入射した光は光吸収層29で吸収されて電流が発生する。そして、この電流をn型オーミック電極5と、コンタクトホール41aを介して受光部2Cの下端側に導電されたp型オーミック電極4とによって、後述するアンプ回路9で検出することで受光面21Cに入射した光量が検出される。

【0052】図11は、本発明に係る面発光レーザ10およびフォトダイオード200を用いた光電気混載回路300上を示す断面図である。

【0053】光電気混載回路300は図11に示すように基板10と、基板10の上面に設けられた光導波路30と、電気配線11と、電気配線11上にフリップチップボンディングによって実装された面発光レーザ10、レーザ駆動回路8、フォトダイオード200およびアンプ回路9と、からなる。

【0054】光導波路30は、コア32の厚さ方向両側および幅方向両側をクラッド31で包み込んだポリマー型光導波路である。そして、その光導波路30の光導波方向両端部のうち、光導波方向で上流側となる部分には、面発光レーザ100の発光面21Aから基板10の厚さ方向に照射されたレーザ光の方向を、90度変化させて基板10表面に沿った方向とし、コア32内を伝搬させるミラー33が設けられている。また、光導波路30の光導波方向両端部のうち、光導波方向で下流側となる部分には、コア32内を伝搬してきたレーザ光の方向を90度変化させ、フォトダイオード200の受光面21Cに入射させるためのミラー34が設けられている。

【0055】光導波路30上には、面発光レーザ100およびレーザ駆動回路8を接続するため、あるいはフォトダイオード200とアンプ回路9を接続するための電気配線11が形成されている。そして、面発光レーザ100およびフォトダイオード200のp型オーミック電極4およびn型オーミック電極5と、レーザ駆動回路8およびアンプ回路9の図示しない電極上にスタットパンプ12が形成されて、フリップチップボンディングによりこれらの素子が電気配線11上に実装される。

【0056】上記構成の面発光レーザ100あるいはフォトダイオード200において、電極パッド部42、52を半導体積層体2の補強部2B上面に形成したことによって、電極パッド部42、52の上面にフリップチップボンディングのためのスタットパンプ12が形成されても、電極パッド部42、52面が凹凸等の変形を抑制

することができる。このため、電極パッド部42、52が剥がれる等の不具合を解消し、光電気混載回路300に対して確実に実装を行える信頼性の高い面発光レーザ100あるいはフォトダイオード200を製作することができ、それにより信頼性の高い光電気混載回路300を製作することができる。

【0057】また、従来では、エッチングによって取り去っていた部分の半導体積層体2を補強部2Bとして残して利用したことによって、コストを高騰させることなく、フリップチップボンディングによる実装にも強い強度を有する面発光レーザ100あるいはフォトダイオード200を、容易且つ確実に製作することができる。

【0058】さらに、一対の電極のうち一方のp型オーミック電極4は、コンタクトホール41aを介して、発光部2Aあるいは受光部2Cの下端部に導電しているため、一対の電極をともに補強部2Bの上面に形成しても、発光部2Aの厚さ方向に電流を供給するあるいは受光部2Cから電流を取り出すことが可能となる。このように、一対の電極を補強部2Bの上面に形成することで、フリップチップボンディングの実装後、電極間にワイヤボンディング等でコンタクトを取る必要がなくなるため、面発光レーザ100あるいはフォトダイオード200の実装における煩雑さを解消するために有効である。またこれにより、光電気混載回路300上でレーザ駆動回路8と面発光レーザ100の電極間の接続、あるいはフォトダイオード200とアンプ回路9の電極間の接続を短くすることができるため、面発光レーザ100の高速変調あるいはフォトダイオード200の広帯域化に有効である。

【0059】さらに、発光部2Aあるいは受光部2Cの周縁に形成した凹部6の底面に、全周に渡って半導体基板1に達する清部6aを形成したことによって、コンタクトホール41aを介してp型コンタクト層21に導通しているp型オーミック電極4が、発光部2Aあるいは受光部2Cの下端部のみに導通されることになる。よって、p型オーミック電極4及びn型オーミック電極5間における寄生容量が抑制されるため、面発光レーザ100のさらなる高速変調あるいはフォトダイオード200のさらなる広帯域化が可能となった。

【0060】次に、本発明の実施形態に係る面発光レーザ100の製造方法について、図3～図8を参照して説明する。図3～図8は、それぞれ本発明に係る面発光レーザ100の一製造工程を説明する断面図である。

【0061】まず、図3に示すように、GaAsからなる高抵抗の半導体基板1上に、p型コンタクト層21、p型DBRミラー層22、p型クラッド層23、活性層24、n型クラッド層25、電流狭窄層26、n型DBRミラー層27、n型コンタクト層28を順次積層する。

【0062】上記各半導体積層体2は、有機金属気相成

長(MOVPE[Metal-Organic Vapor Phase Epitaxy])法でエピタキシャル成長させる。ここで、MOVPE法に限らず、MBE(Molecular Beam Epitaxy)法或いは、LPE(Liquid Phase Epitaxy)法を用いても構わない。

【0063】次に、n型コンタクト層28上に、フォトレジストを塗布した後フォトリソグラフィにより該フォトレジストをパターンングすることで、所定パターンのレジスト層を形成する。次いで、このレジスト層をマスクとして、反応性イオンエッチングにより、図4に示すように、p型コンタクト層21が露出するまでエッチングをしてリング状の凹部6を形成する。ここで、半導体積層体2には、凹部6を介して、円柱形状の発光部2Aとその周囲の補強部2Bとが形成される。

【0064】次いで、p型オーミック電極4とp型コンタクト層21とがコンタクトを取る部分を発光部2Aの下端部に残すために、前述の工程と同様に、発光部2Aの周縁から凹部6の外周円に向かって、略矩形状のレジスト層を形成する。次いで、このレジスト層をマスクとして、反応性イオンエッチングにより、図5に示すように、半導体基板1の途中までさらにエッチングをして、凹部6に素子分離のための溝部6aを形成する。ここで、レジスト層を形成した略矩形形状部には、p型コンタクト層21が残り、それ以外の露出部分には、半導体基板1に達する溝部6aが形成される。

【0065】次いで、n型AlAsからなる電流狭窄層26を、400℃程度の水蒸気雰囲気下にて1〜30分さらすことにより、AlAs層がその露出面から内側へと酸化され、AlAsからなる半導体層の回りに酸化アルミニウムからなる絶縁体層26aが形成される。ここで、絶縁体層26aは、発光部2Aの中央部を除いた外周部及び凹部6の外周部に、それぞれリング状に形成される。

【0066】次いで、図6に示すように、エッチングによって形成した溝部6aを含む凹部6に、絶縁性物質7としてポリイミド前駆体を塗布し、その硬化後n型コンタクト層28を露出させ、その後にスパッタリング法等により、シリコン酸化膜を全面に形成する。ここで、溝部6aを含む凹部6には、絶縁性物質7としてポリイミドが埋め込まれる。このポリイミド前駆体を塗布する方法としては、スピコート法、ディッピング法、スプレーコート法等いずれの方法でも構わない。

【0067】次いで、フォトリソグラフィ及びドライエッチングによって、発光部2A上面のシリコン酸化膜をエッチング除去して、補強部2Bの上面に絶縁層3を形成する。

【0068】次いで、図7に示すように、p型オーミック電極4が形成される側(図面における左側)のポリイミド系樹脂内に、フォトリソグラフィ及びドライエッチ

ングによって、半導体積層体2の上面から、凹部6に残したp型コンタクト層21まで上下方向に延びるコンタクトホール41aを形成する。

【0069】次いで、図8に示すように、真空蒸着法によって、半導体積層体2の上面にクロムと金-亜鉛合金等の金属からなる金属層を形成し、さらにフォトリソグラフィ及びドライエッチングによって所定パターンを有するp型オーミック電極4を形成する。

【0070】次いで、半導体積層体2の上面に、フォトレジストを塗布した後、フォトリソグラフィにより当該フォトレジストをパターンングすることで、所定パターンのレジスト層を形成する。そして、真空蒸着法によって、当該レジスト層の上面に金-ゲルマニウム合金等の金属からなる金属層を形成した後、リフトオフ法により、レジスト層上に蒸着した金属をレジスト層とともに除去する。ここで、発光部2Aの上面に開口部21Aを有するn型オーミック電極5を形成する。以上の工程を経て、本実施形態の面発光レーザー100を完成させる。

【0071】一方、本発明の実施形態に係るフォトダイオード200の構成は、上記本発明の実施形態に係る面発光レーザー100と半導体積層体2の構成が異なるのみであるから、フォトダイオード200の製造方法は、上記製造方法において、半導体積層体2の積層構成が異なるのみであるため、その詳細な説明を省略する。

【0072】ここで、本実施の形態において、発光部2Aあるいは受光部2Cの周縁のみをエッチングし、その他の部分に半導体積層体2を残し補強部2Bとしたが、少なくともフリップチップボンディングによる実装を行う部位の下面に半導体積層体2を残すのであれば、補強部2Bの形成部位、形成面積、形成形状はこれに限らない。

【0073】また、本実施の形態において、p型オーミック電極4及びn型オーミック電極5の平面形状を円形としたが、これに限らず、三角形、四角形等いずれの形状としても構わない。

【0074】また、本実施の形態において、p型オーミック電極4にコンタクトホール41aを形成し、発光部2Aあるいは受光部2Cの下端部との導通を可能としたが、一方の電極を発光部2Aあるいは受光部2Cの下端部と導通可能とするのであれば、これに限らず、本実施の形態におけるn型及びp型を全て逆にして形成することも可能である。

【0075】さらに、本実施の形態において、絶縁性物質7としてポリイミド系樹脂を使用した。これに限らず、アクリル系樹脂或いはエポキシ系樹脂等いずれの物質を使用しても構わない。

【0076】さらに、本実施の形態において、レーザー光を上方に射出する面発光レーザー100としたが、これに限らず、レーザー光を下方に射出する面発光レーザーとすることもできる。同様に、本実施の形態において、レーザ

光を上方から入射するフォトダイオード200としたが、これに限らず、レーザ光を下方から入射するフォトダイオードとすることもできる。

【0077】さらに、本実施の形態における面発光レーザ100あるいはフォトダイオード200を、二次元的に複数個並列して、アレイ化することも可能である。この場合、各発光部2Aあるいは各受光部2Cのp型コンタクト層21は素子ごとに分離する必要はなく、共通の電極としてもよい。これにより、電極数を削減させることができる。

【0078】

【発明の効果】以上説明したように、請求項1に記載の面発光レーザあるいは請求項4に記載のフォトダイオードによれば、一対の電極を、補強部の上面に外部との接続部分を有するように形成したことによって、フリップチップボンディングによる実装が行われたとしても、確実に固定することが可能となるため、信頼性の高い面発光レーザあるいはフォトダイオードを提供することができる。

【図面の簡単な説明】

【図1】本発明に係る面発光レーザを示す断面図である。

【図2】本発明に係る面発光レーザを示す平面図である。

【図3】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図4】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図5】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図6】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図7】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図8】本発明に係る面発光レーザの一製造工程を説明する断面図である。

【図9】本発明に係るフォトダイオードを示す断面図である。

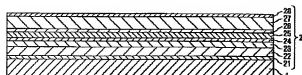
【図10】本発明に係るフォトダイオードを示す平面図である。

【図11】本発明に係る光電気混載回路を示す断面図である。

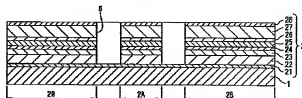
【符号の説明】

- | | |
|-----|-----------------|
| 1 | 半導体基板 |
| 2 | 半導体積層体 |
| 2A | 発光部 |
| 2B | 補強部 |
| 2C | 受光部 |
| 3 | 絶縁層 |
| 10 | 4 p型オーミック電極 |
| 5 | n型オーミック電極 |
| 6 | 凹部 |
| 6a | 溝部 |
| 7 | 絶縁性物質（ポリイミド系樹脂） |
| 8 | レーザ駆動回路 |
| 9 | アンプ回路 |
| 10 | 基板 |
| 11 | 電気配線 |
| 12 | スタッドパンプ |
| 20 | 21 p型コンタクト層 |
| 22 | p型DBRミラー層 |
| 23 | p型クラッド層 |
| 24 | 活性層 |
| 25 | n型クラッド層 |
| 26 | 電流狭窄層 |
| 26a | 絶縁体層 |
| 27 | n型DBRミラー層 |
| 28 | n型コンタクト層 |
| 29 | 光吸収層 |
| 30 | 30 光導波路 |
| 41 | コンタクト部 |
| 41a | コンタクトホール |
| 42 | 電極パッド部 |
| 51 | コンタクト部 |
| 52 | 電極パッド部 |
| 53 | 連結部 |
| 100 | 面発光レーザ |
| 200 | フォトダイオード |
| 300 | 光電気混載回路 |

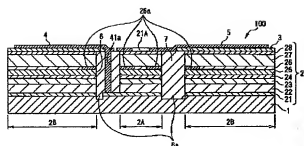
【図3】



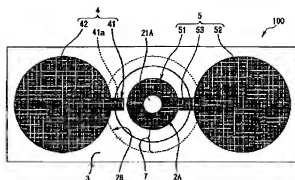
【図4】



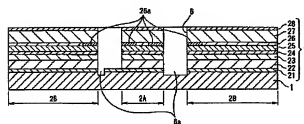
【図1】



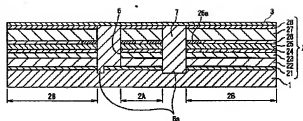
【図2】



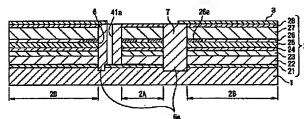
【図5】



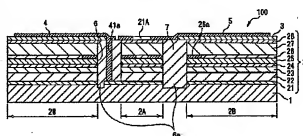
【図6】



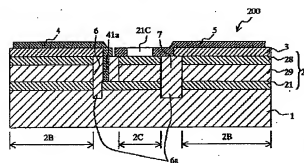
【図7】



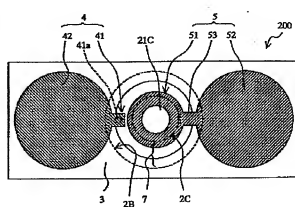
【図8】



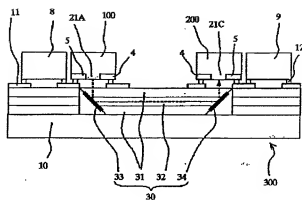
【図9】



【図10】



【図11】



フロントページの続き

- (72)発明者 原田 篤
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内
- (72)発明者 金子 丈夫
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

F ターム(参考) 2H047 KA04 KB09 LA09 MA07 QA05
5P049 MA04 NA09 NA15 NA20 NB01
FA14 QA20 RA07 RA10 SE09
SE11 SE15 SE20 SS04 SS10
TA11 UA05
5P073 AA74 AA89 AB15 AB17 AB25
BA02 CA04 CA05 CB03 CB10
DA25 DA27 DA30 DA35 EA14
EA29 FA30